



Serviço Público Federal
Instituto Federal de Educação, Ciência e Tecnologia Sul-rio-grandense
Pró-Reitoria de Ensino

DISCIPLINA: Arquitetura de Computadores I	
Vigência: a partir de 2017/1	Período letivo: 2º Semestre
Carga horária total: 75 h	Código: PF_CC.9
CH Extensão: 0 h	CH Pesquisa: 0 h
CH Prática: 0 h	% EaD: 0 %
Ementa: Estudo da organização estruturada do computador. Análise dos tipos e famílias de computadores. Introdução á arquitetura física do sistema computacional e dos componentes fundamentais de hardware. Estudo dos sistemas de memória do sistema computacional. Compreensão de processos de organização de entrada e saída. Análise de unidade central de processamento, seus componentes e organização. Estudo das arquiteturas paralelas e de alto desempenho. Análise comparativa de tecnologias de organização de computadores.	

Conteúdos

UNIDADE I – Organização estruturado de computador

- 1.1. Introdução
- 1.2. Gerações de computadores
- 1.3. Máquina multinível
- 1.4. Tipos de computadores
- 1.5. Famílias de computadores
- 1.6. Sistema computacional
 - 1.6.1. Componentes
 - 1.6.2. Função
 - 1.6.3. Estrutura de interconexão

UNIDADE II – Sistema de memória

- 2.1. Visão geral
- 2.2. Memória ROM
 - 2.2.1. Organização
- 2.3. Memória primária
 - 2.3.1. Organização
 - 2.3.2. Endereçamento
 - 2.3.3. Tecnologias
- 2.4. Memória cache
 - 2.4.1. Organização
 - 2.4.2. Técnicas
- 2.5. Memória secundária
 - 2.5.1. Magnética
 - 2.5.2. Estado sólido
 - 2.5.3. Óptica
 - 2.5.4. Tecnologias

UNIDADE III – Sistema de Entrada/Saída



Serviço Público Federal
Instituto Federal de Educação, Ciência e Tecnologia Sul-rio-grandense
Pró-Reitoria de Ensino

- 3.1. Elementos
- 3.2. Organização
 - 3.2.1. Barramentos
 - 3.2.2. Controladores
 - 3.2.3. Interrupção
 - 3.2.4. Acesso direto à memória
- 3.3. Tecnologias

UNIDADE IV – Unidade central de processamento

- 4.1. Organização
 - 4.1.1. Conjunto e tipo de instruções
 - 4.1.2. Conjunto de registradores
 - 4.1.3. Unidade lógica e aritmética
 - 4.1.4. Unidade de controle
- 4.2. Ciclo de execução de instrução
- 4.3. Pipeline
- 4.4. Sistemas RISC e CISC
- 4.5. Tecnologias

UNIDADE V – Arquiteturas paralelas e de alto desempenho

- 5.1. Organizações de múltiplos processadores
 - 5.1.1. Segundo fluxo de instruções e de dados
 - 5.1.2. Segundo compartilhamento de memória
- 5.2. Chips multiprocessadores e multithreading
- 5.3. Cluster

Bibliografia básica

WEBER, Raul Fernando. **Arquitetura de computadores pessoais**. 2. ed. Porto Alegre: Bookman, 2008.

TANENBAUM, Andrew S; AUSTIN, Todd. **Organização estruturada de computadores**. 6.ed. São Paulo: Pearson Prentice Hall, 2013.

STALLINGS, William. **Arquitetura e organização de computadores**. 8. ed. São Paulo, SP: Pearson Prentice Hall, 2010.

Bibliografia complementar

DE ROSE, Cesar A. F; NAVAUX, Philippe O. A. **Arquiteturas paralelas**. Porto Alegre: Bookman, 2008.

HENNESSY, John L.; PATTERSON, David A. **Arquitetura de computadores: uma abordagem quantitativa**. Rio de Janeiro, RJ: Campus, 2003.



Serviço Público Federal
Instituto Federal de Educação, Ciência e Tecnologia Sul-rio-grandense
Pró-Reitoria de Ensino

WEBER, Raul Fernando. **Fundamentos de arquitetura de computadores**. 4. ed. Porto Alegre: Bookman, 2012.

TORRES, Gabriel. **Montagem de Micros Curso Básico & Rápido**. 4. ed. Rio de Janeiro: Axcel Books, 2002.

VASCONCELOS, Laércio. **Hardware na Prática**. 2. ed. Rio de Janeiro: Laércio Vasconcelos Computações, 2007.