



Serviço Público Federal
Instituto Federal de Educação, Ciência e Tecnologia Sul-rio-grandense
Pró-Reitoria de Ensino
Campus Pelotas
Curso de Engenharia Elétrica

DISCIPLINA: Arquitetura de Computadores	
Vigência: a partir de 2007/1	Período Letivo: Eletiva
Carga Horária Total: 45h	Código: EE.541
Ementa: Estudo da relação entre tecnologias de implementação, organização de hardware e sistemas de suporte em software. Técnicas de aceleração de execução de operações: execução especulativa, em pipeline e fora de ordem. Arquiteturas de processadores superescalares, VLIW, vetorial e multithread. Computadores paralelos. Modelos de memória, sincronização e protocolos de coerência de cache.	

Conteúdos

UNIDADE I – Arquitetura e Organização

- 1.1 O que é Arquitetura
- 1.2 O que é organização
- 1.3 Modelo de Von Neumann
- 1.4 Arquitetura Harvard
- 1.5 Arquitetura CISC
- 1.6 Arquitetura RISC
- 1.7 RISC VS. CISC

UNIDADE II – Organização da memória

- 2.1 Hierarquia de memória
- 2.2 Parâmetros Principais
- 2.3 Métodos de acesso
- 2.4 Tecnologias de Implementação
- 2.5 Memória Principal (RAM)
 - 2.5.1 Tipos de memória RAM
 - 2.5.2 Organização de memória semicondutora
 - 2.5.3 Seleção de célula de memória
 - 2.5.4 Organização
- 2.6 Memória Principal Virtual e Memória Cache
 - 2.6.1 Memória Principal Virtual
 - 2.6.2 Memória Cache

UNIDADE III – Sistema operacional

- 3.1 Objetivos
- 3.2 Serviços
- 3.3 Camadas de software
- 3.4 Histórico dos Sistemas Operacionais
- 3.5 Componentes do S.O.
 - 3.5.1 Gerência de Processos
 - 3.5.2 Gerência de Memória



Serviço Público Federal
Instituto Federal de Educação, Ciência e Tecnologia Sul-rio-grandense
Pró-Reitoria de Ensino
Campus Pelotas
Curso de Engenharia Elétrica

- 3.5.3 Gerência de arquivos
- 3.5.4 Sistema de Entrada e Saída
- 3.5.5 Gerência de Armazenamento Secundário
- 3.5.6 Redes
- 3.5.7 Proteção
- 3.5.8 Interpretador de Comandos

UNIDADE IV – Desempenho

- 4.1 Unidade Operativa
 - 4.1.1 Componentes
 - 4.1.2 Temporização
 - 4.1.3 Entendendo a P.O.
- 4.2 Técnicas de aceleração
 - 4.2.1 Pipeline
 - 4.2.2 Execução especulativa
 - 4.2.3 Execução fora de ordem

UNIDADE V – Arquiteturas de processadores

- 5.1 Superescalares
- 5.2 Vetoriais
- 5.3 Multithread

Bibliografia básica:

PATTERSON, David A. HENNESSY, John L., **Arquitetura de Computadores - uma Abordagem Quantitativa**. Campus.
STALLINGS, Willia m. **Arquitetura e Organização de Computadores**. 5. ed. Prentice Hall Regents, 2002.
TANENBAUM, Andrew S. **Organização Estruturada de Computadores**. 5. ed. Prentice Hall (Pearson), 2007.

Bibliografia complementar:

ZELENOVSKY, Ricardo. **PC: Um Guia Prático de Hardware e Interfaceamento**. 4. ed. Mz Editora.
MURDOCCA, Miles; HEURING, Vincent. **Introdução à Arquitetura de Computadores**. Campus.
HENNESSY, John; PATTERSON, David. **Arquitetura de Computadores**. 4. ed. Campus.
DA COSTA, Cesar; PINHEIRO, Eduardo; MESQUITA, Leonardo. **Elementos de Lógica Programável com VHDL e DSP**. Érica.
PEDRONI, Volnei A. **Digital Electronics and Design with VH DL**. Editora Morgan Kaufmann.